(19) JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08098160 A**

(43) Date of publication of application: **12 . 04 . 96**

(51) Int. Cl **H04N 7/08**
H04N 7/081
H04J 3/16

(21) Application number: **06258846**

(22) Date of filing: **28 . 09 . 94**

(71) Applicant: **VICTOR CO OF JAPAN LTD**

(72) Inventor: **FUJIWARA MITSUAKI**

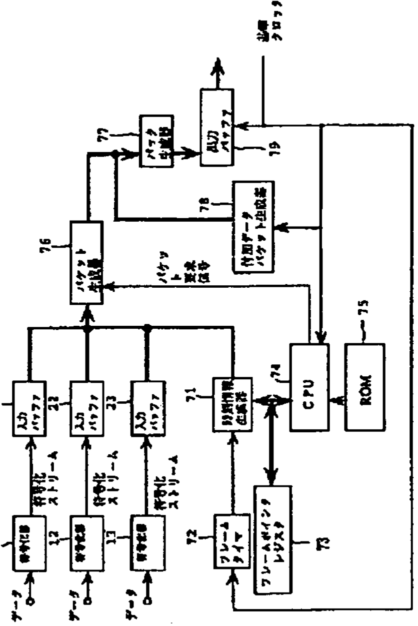
(54) DATA MULTIPLEXING DEVICE

(57) Abstract:

PURPOSE: To provide a multiplexing device which can multiplex data without inserting invalid data for transfer rate adjustment and can effectively use a recording medium without the occurrence of the overflow or underflow of a decoding buffer.

CONSTITUTION: When the free storage area of a virtual decoding buffer, which are previously set in ROM 75 for respective encoding streams, become more than the data part of a pack, CPU 74 outputs a packet request signal to a packet generator 76. When the free storage areas exist in the virtual decoding buffer and more than two kinds of encoding streams can be made into packets, it is decided from which encoding stream the packet is made in accordance with previously set priority, and the packet request signal including the decision signal is transmitted to the packet generator 76. The packet generated by the packet generator 76 is transmitted to a pack generator 77, is made into the pack and a multiplex data string is transmitted through an output buffer 79.

COPYRIGHT: (C)1996,JPO



(19)日本国特許庁（ＪＰ）

(12) **公開特許公報**（Ａ）

(11)特許出願公開番号
特開平8－98160

(43)公開日　平成８年(1996)４月12日

(51)Int.Cl.⁶		識別記号	庁内整理番号	ＦＩ			技術表示箇所
Ｈ０４Ｎ	7/08						
	7/081						
Ｈ０４Ｊ	3/16	Z					
				Ｈ０４Ｎ	7/ 08	Z	

審査請求　未請求　請求項の数２　ＦＤ　（全 11 頁）

(21)出願番号　特願平6－258846

(22)出願日　平成６年(1994)９月28日

(71)出願人　000004329
日本ビクター株式会社
神奈川県横浜市神奈川区守屋町３丁目12番地

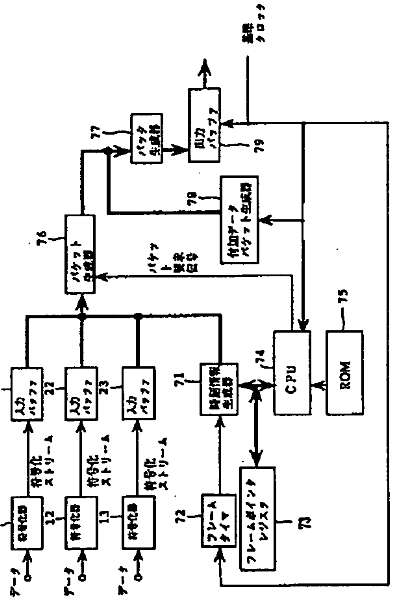
(72)発明者　藤原　光章
神奈川県横浜市神奈川区守屋町３丁目12番地　日本ビクター株式会社内

(74)代理人　弁理士　二瓶　正敬

(54)【発明の名称】　データ多重化装置

(57)【要約】
【目的】　復号化バッファのオーバーフローまたはアンダーフローを生じることなく、転送レート調整用無効データ等を挿入することなく多重化でき、記録媒体を有効に使用できる多重化装置を提供する。

【構成】　ＣＰＵ７４は各符号化ストリーム毎に予めＲＯＭ７５に設定された仮想復号化バッファの空き記憶領域がパックのデータ部分以上になったとき、パケット生成器７６にパケット要求信号を出力する。このとき、仮想復号化バッファに空き記憶領域があり、２種類以上の符号化ストリームをパケット化することが可能ならば、予め設定された優先度に従い、どの符号化ストリームからパケット化するかを決定し、その決定信号を含むパケット要求信号をパケット生成器７６に送出する。パケット生成器７６により生成されたパケットは、パック生成器７７に送られ、パック化されて出力バッファ７９を介して多重化データ列が送出される。



【特許請求の範囲】

【請求項１】　入力されるデジタル音声や動画像を符号化して符号化ストリームとして出力する複数の符号化器を備え、その複数の符号化ストリームを同期再生できるように多重化するデータ多重化装置において、前記各符号化ストリーム毎に仮想復号化バッファをシミュレーションして、そのバッファ内のデータ占有量に基づいて多重化要求信号を出力する制御手段と、前記多重化要求信号に基づいて各符号化ストリームを多重化する多重化手段とを備えたことを特徴とするデータ多重化装置。

【請求項２】　前記各符号化ストリームに優先度を設定する手段を更に設け、前記制御手段は、前記優先度に従い多重化すべき多重化要求信号を出力するとともに、前記多重化手段は、前記優先度に従って各符号化ストリームを多重化するよう構成されていることを特徴とする請求項１記載のデータ多重化装置。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】本発明は、時間的に同期した複数個のデジタル音声情報のデータと画像情報のデータに各種情報を付加して一つの時系列的データを形成するデータ多重化装置に関する。

【０００２】

【従来の技術】複数のデジタル音声及び画像データを１系統で伝送するためには、予め所定のフォーマットに従いデータを多重化してデータ列を作る必要がある。また、受信側では、そのデータ列を再びそのフォーマットに従い音声及び画像データに分離する（デマルチプレクスする）必要がある。この多重化のフォーマット例として、ＩＳＯ／ＩＥＣ　ＤＩＳ　１１１７２（ＭＰＥＧ－１）パート１がある。ここで規定された多重化データ列ＩＳＯ１１１７２ストリームは、パックとパケットから構成されており、パックはパックヘッダと１個以上のパケットから成り、パケットはパケットヘッダと複数のストリームから成る。この複数のストリームは音声や画像の圧縮データまたは文字データであったりする。また、この多重化データ列ＩＳＯ１１１７２ストリームを実際の記録媒体に記録するためには、記録媒体（コンパクトディスク、ＤＡＴ等）に依存したフォーマットが必要となり、ＣＤ－１、ビデオＣＤ、ＣＤ－αとして既に規格化されている。

【０００３】図４はこの種の従来例に係る多重化装置を示す構成図である。この図４に示す多重化装置では、各符号化ストリームを復号化するとき、転送レートが既知（固定転送レート）であり、復号化バッファのデータ占有量の推移が予め計算できるものとして、音声と画像のパケットの比を定めており、それに従ってデータを多重化するようになされている。図４に示す多重化装置は、音声や画像のデータを符号化して符号化ストリームとして出力する符号化器１１～１３と各符号化ストリーム毎に対応する入力バッファ２１～２３を有しており、入力バッファ２１～２３を介したデータは多重化制御器３０により多重化されて多重化データ列として外部から与えられる同期信号に基づいて受信側に伝送される。

【０００４】すなわち、多重化制御器３０では、前記入力バッファ２１～２３に所定の大きさの音声や画像データが蓄えられると、パケット生成器３１によりパケットを生成するようになされ、パックを構成する数の画像及び音声のパケットが生成されたら、パック生成器３２により、付加データパケット生成器３３と無効データパケット生成器３４で作られるパケットを結合して多重化データ列を生成し、該多重化データ列を出力バッファ３５に送り、この出力バッファ３５に蓄えられた多重化データ列は同期信号に従い受信側に伝送される。

【０００５】図５はこのようにして得られる多重化データ列の一例を模式的に示す図である。すなわち、図５に示す多重化データ列としては、パックヘッダを先頭とし、順次、システムヘッダ、付加データパケット、音声パケット、無効データパケット、音声パケット、無効データパケット、及び画像パケットから成り、前記画像パケットは、４つのパケットヘッダと画像ストリームから成っている。

【０００６】次に、前記多重化装置側から伝送される多重化データ列を受信するデマルチプレクサの構成を図６に示す。多重化装置より伝送された多重化データ列は、デマルチプレクスバッファ４１を介してデマルチプレクス制御器４２に入力され、ここで、各制御データ、付加データ等を分離した後、各符号化ストリームに戻され、各復号化バッファ５１～５３に送られる。各復号化バッファ５１～５３からデータが復号化器６１～６３の要求に応じて送られる。

【０００７】ところで、上述のように、各符号化ストリームはそれぞれの復号化器６１～６３で復号化されて音声や画像データとして出力されるが、このとき、符号化データが可変長符号化を行っていれば、復号化バッファ５１～５３から復号化器６１～６３に送られるデータ量は復号化単位毎、例えば画像ならばピクチャー単位毎に異なる。単位時間毎に一定となるように符号化されていれば、各復号化バッファ５１～５３の変動はこの時間内で吸収される。

【０００８】この復号化バッファ５１～５３におけるデータ量の変化の様子を図７に示す。例えば復号化バッファ５１により多重化データ列の音声パケットＰ１のデータを蓄え、復号化バッファ５２により音声パケットＰ２のデータを蓄え、復号化バッファ５３により画像パケットＰ３のデータを蓄えるとすると、各復号化バッファのデータ量は次のようになる。すなわち、例えば復号化バッファ５１に、音声パケットＰ１の音声符号化ストリームが入力されるとすると、初め復号化バッファ５１へのデータ入力はなく、データは復号化器６１に送られるの

みで、復号化バッファ５１のデータ量は時刻ｔ１に至るまで次第に減っていく。次に、多重化データ列内の音声パケットＰ１が入力され、デマルチプレクスされた後、復号化バッファ５１に入力されると、復号化バッファ５１の入力のデータ量が出力のデータ量を上回るため、次第に復号化バッファ５１内のデータ量は時刻ｔ２に至るまで増えていく。その後は、音声パケットＰ１の入力がなくなり、再び復号化バッファ５１のデータ量は減っていく。この周期がパックの周期となっている。

【０００９】他の復号化バッファ５２と５３も同様で、復号化バッファ５２のデータ量は時刻ｔ３に至るまで次第に減少し、逆に、時刻ｔ３を経て時刻ｔ４に至るまでは増え、その後、再び減少していく。また、復号化バッファ５３のデータ量は時刻ｔ５に至るまで次第に減少し、逆に時刻ｔ５を経過した後は増え、その後、再び減少する。ここで、各符号化ストリームが固定転送レートであれば、復号化バッファに蓄えられるデータ量の推移が、図７のようにパック毎の繰り返しになり、復号化バッファのオーバーフローまたはアンダーフローは生じない。

【００１０】

【発明が解決しようとする課題】従来の多重化装置は、上述したように、符号化ストリームが固定転送レートであることを前提としているが、符号化ストリームが可変転送レートの場合に以下の点が問題となる。ここでは、音声符号化ストリームが固定レートであり、画像符号化ストリームが可変転送レートの例で説明する。

【００１１】画像符号化ストリーム（例えば、ＩＳＯ／ＩＥＣ　ＤＩＳ　１１１７２（ＭＰＥＧ−１）パート２等）は可変長符号化を行っており、復号化単位毎（ピクチャー単位）のデータ量が大幅に異なる。そのため、復号化毎にバッファ内のデータ変動量が大きく、画像用復号化バッファは固定長符号化ストリームと比較して大きくする必要がある。また、画像符号化ストリームは、音声符号化ストリームと比較して復号化から再生までの時間差が大きいことと、音声用の復号化バッファを小さくする目的のため、復号化を開始する前に画像用復号化バッファに画像符号化ストリームを音声符号化ストリームより先に蓄える必要があった。

【００１２】その際の音声用復号化バッファ及び画像用復号化バッファのデータ量と復号化の開始タイミングを図８に示す。初めに、画像符号ストリームを画像用復号化バッファに所定の量になるまで蓄え復号化を開始しない。そのため、画像用復号化バッファのデータ量は時刻Ｔ１に至るまでは次第に増えていく。音声符号化ストリームは、画像信号が再生されるまで復号化を開始しないので、所定の量を音声復号化バッファに蓄えて復号化開始を待っている。

【００１３】次に、画像符号化ストリームの復号化が時刻Ｔ１で開始され、再生時刻になる時刻Ｔ２に音声符号化ストリームの復号化を開始し、画像と同期して音声が再生できるようにする。従って、音声符号化ストリームは、図８に示すように、所定の量が音声用復号化バッファに蓄えられたら多重化を停止し、画像符号化ストリームの再生が開始されるのを待つことになる。そのため、多重化ストリームが図５に示す単一フォーマットで構成されている場合には、多重化データ列は、音声用復号化バッファに所定のデータ量が蓄えられた後、画像符号化ストリームの再生が開始されるまで音声パケットを無効データパケットに置き換えなければならなかった。

【００１４】また、図５に示す従来の多重化データ列のフォーマットでは、記録媒体が例えばビデオＣＤ等の場合に、各符号化ストリームをデマルチプレックスしやすいように記録媒体の管理単位をセクタ単位にしているため、音声、画像、その他のデータのパケットの大きさが決まっているため、符号化レートの関係から転送レート調整用無効データを挿入する必要があった。最後に、画像の転送レートが変化する場合、音声データ、画像データのフォーマットを予め固定化することは困難であった。

【００１５】本発明は上記課題を解決するためになされたもので、デジタル化された動画像と音声の信号を同一記録媒体に同時に記録するために多重化する際、復号化バッファのオーバーフローまたはアンダーフローを生じることなく、また、転送レート調整用無効データ等を挿入することなく多重化でき、記録媒体を有効に使用できる多重化装置を得ることを目的とする。

【００１６】

【課題を解決するための手段】前記目的を達成するために、本発明に係る多重化装置は、入力されるデジタル音声や動画像を符号化して符号化ストリームとして出力する複数の符号化器を備え、その複数の符号化ストリームを同期再生できるように多重化するデータ多重化装置において、前記各符号化ストリーム毎に仮想復号化バッファシミュレーションしてそのバッファ内のデータ占有量に基づいて多重化要求信号を出力する制御手段と、前記多重化要求信号に基づいて各符号化ストリームを多重化する多重化手段とを備えたことを特徴とするものである。

【００１７】また、前記各符号化ストリームに優先度を設定する手段を設け、前記制御手段は、優先度に従い多重化すべき多重化要求信号を出力するとともに、前記多重化手段は、優先度に従って各符号化ストリームを多重化するよう構成することができる。

【００１８】

【作用】本発明においては、仮想復号化バッファの占有量の大小に基づいて各符号化ストリームを多重化することで、復号化バッファの変動量が少なくなり、復号化バッファのオーバーフローまたはアンダーフローがなくなる。また、パックの構成を予め規定していないため、転

送レート調整用無効データ等でパックを生成する必要がなく、このため、記録媒体のデータ範囲の有効使用が可能になる。

【００１９】また、予め設定した優先度に従い符号化ストリームを多重化するため、優先度の設定によってデータ列の並べ変えが可能になる。

【００２０】

【実施例】以下、本発明の実施例では、２つの音声符号化ストリームと、１つの画像符号化ストリームを多重化し、デジタルディスク（コンパクトディスクＣＤ、ハードディスクドライブＨＤＤ等）に多重化データ列を記録する場合に、１パックが１パケットで構成されている例について説明する。また、この実施例で用いるフレームとは、画像信号でいう一般的な一枚の画像ではなく、復号化するデータ単位である。

【００２１】図１は本発明の一実施例に係る多重化装置を示す構成図である。図１において、符号化器１１〜１３で符号化された複数の音声及び画像符号化ストリームは初めに各入力バッファ２１〜２３に読み込まれる。時刻情報生成器７１は入力バッファ２１〜２３内の各符号化ストリームのフレームの先頭位置情報に対応する復号化時刻をフレームタイマ７２から読み出し、復号化時刻、入力バッファ内アドレスを計算して、フレーム番号毎にフレームポインタレジスタ７３に記録する。

【００２２】図２はフレームポインタレジスタ７３内に記録される内容を示す説明図である。フレームタイマ７２では、各符号化ストリームに応じて、基準クロックに基づいて時刻情報生成器７１にデータを送る。基準クロックが９００００Ｈｚならば、１画像フレームのクロックの値は、ＮＴＳＣ信号では、３０×１０００／１００１秒であるから、

９００００／（３０×１０００／１００１）＝３００３

となり、クロック毎の値を時刻情報生成器７１に送ることになる。

【００２３】時刻情報生成器７１は入力バッファ２１〜２３内の各符号化ストリームのフレームの先頭位置情報に対応する復号化時刻をフレームタイマ７２から読み出し、復号化時刻と入力バッファ内アドレスを計算して、フレーム番号毎にフレームポインタレジスタ７３に記録する。このようにして、フレームポインタレジスタ７３には、例えばフレーム番号１００の復号化時刻として３００３、入力バッファ内アドレスとして１２０が格納される。

【００２４】また、ＣＰＵ（中央演算処理装置）７４では、ＲＯＭ（リードオンリーメモリ）７５内のプログラムに従い、各符号化ストリーム毎に仮想復号化バッファをシミュレーションして、そのバッファ内のデータの占有量に基づいてパケットを生成すべく制御する。すなわち、ＣＰＵ７４では、各符号化ストリーム毎に予めＲＯＭ７５に設定された仮想復号化バッファの容量のうち、空き記憶領域がパックのデータ、つまりパック内でヘッダ情報を除いた部分である符号化ストリームのデータ部分以上になったとき、パケット生成器７６にパケット要求信号を出力することにより、パケット生成器７６によってパケットを生成すべく制御する。このとき、ＣＰＵ７４は、仮想復号化バッファに空き記憶領域があり、２種類以上の符号化ストリームをパケット化することが可能ならば、予め設定されている優先度に従い、どの符号化ストリームからパケット化するかを決定し、この決定信号を含むパケット要求信号をパケット生成器７６に送出する。

【００２５】図３はＲＯＭ７５内のプログラムに従い動作するＣＰＵ７４の制御動作の具体的内容を示すフローチャートで、予め設定されている優先度に従い各符号化ストリーム毎にこの手順通りに動作させる。すなわち、基準クロックから割り込み信号が供給されると、基準クロックから作られる仮想システムクロックとフレームポインタレジスタ７３内の復号化時刻が同じかどうかを調べ（ステップＳ３１、Ｓ３２）、ＹＥＳならば、仮想復号化バッファから１フレームデータを取り除く（ステップＳ３３）。

【００２６】ステップＳ３２の判断がＮＯであり、また、ステップＳ３３を経た後は、ステップＳ３４に移行して仮想復号化バッファの空き記憶領域を算出し、パケットが生成できるかどうかを調べる（ステップＳ３４、Ｓ３５）。ＹＥＳならば、パケット要求信号をパケット生成器７６に出力し（ステップＳ３６）、ＮＯならば、次の基準クロックを待つ。なお、前述したステップＳ３２でフレームポインタレジスタ７３内の復号化時刻とクロックが一致したならば、次のフレームデータの入力バッファアドレスにポインタを移動する。

【００２７】パケット生成器７６は、前記ＣＰＵ７４からのパケット要求信号を受け取ると、パケットを生成し、生成されたパケットはパック生成器７７に送られ、パック生成器７７はパック化して出力バッファ７９を介して多重化データ列を送出する。また、付加データを多重化する場合は、基準クロックに従い付加データパケット生成器７８からパケットがパック生成器７７に送られるので、パック生成器７７は、付加データをも多重化してパック化した多重化データ列を出力バッファ７９を介して送出する。

【００２８】従って、この実施例によれば、デジタル化された動画像及び音声信号を同一記録媒体に多重化して記録するときに、仮想復号化バッファの状態を常に監視し符号化ストリームを多重化するため、復号化バッファがオーバーフロー又はアンダーフローしない。また、符号化ストリームの転送レートが不定であって、予め符号化ストリーム毎にパケット及びパックの大きさを設定できなくても、復号化バッファ量に応じて多重化するため問題は生じない。さらに、符号化ストリームの転送レー

トが一定であっても、予め符号化ストリーム毎にパケット及びパックの大きさを設定する必要がなく、復号化器は同じものが使用でき汎用化することができる。

【００２９】なお、上記実施例において、多重化データ列の生成は、もちろん符号化ストリームがＮ（Ｎは整数）個でもよいし、パックを形成するパケットがＮ個でも可能である。また、ＩＳＯ／ＩＥＣ　ＤＩＳ　１１１７２（ＭＰＥＧ－１）パート１の多重化データ列以外でも、パケットの構成するヘッダに各情報の種別情報（音声、画像、文字等）と各情報毎に時刻情報を少なくとも含んでいれば、この装置により多重化データ列を生成することが可能である。

【００３０】

【発明の効果】以上詳述したように、本発明によれば、仮想復号化バッファの占有量の大小に基づいて各符号化ストリームを多重化することで、復号化バッファの変動量が少なくなり、復号化バッファのオーバーフローまたはアンダーフローがなくなる。また、パックの構成を予め規定していないため、転送レート調整用無効データ等でパックを生成する必要がなく、つまり転送レート調整用無効データ等を多重化時に挿入することが必要なく、このため、記録媒体のデータ範囲を有効に使用できる。

【００３１】また、予め設定した優先度に従い符号化ストリームを多重化するため、優先度の設定によって多重化データ列のデータの並べ変えができる。

【図面の簡単な説明】

【図１】本発明の一実施例に係る多重化装置を示すブロック図である。

【図２】図１のフレームポインタレジスタ内に記録される内容を示す説明図である。

【図３】図１のＣＰＵの制御動作を示すフローチャートである。

【図４】従来の多重化装置の一例を示すブロック図である。

【図５】従来の多重化データ列の一例を示すフォーマット図である。

【図６】従来のデマルチプレクサを示すブロック図である。

【図７】図６の復号化バッファのデータ量の推移を示す説明図である。

【図８】図６における復号化の開始時刻と復号化バッファのデータ量の関係を示す説明図である。

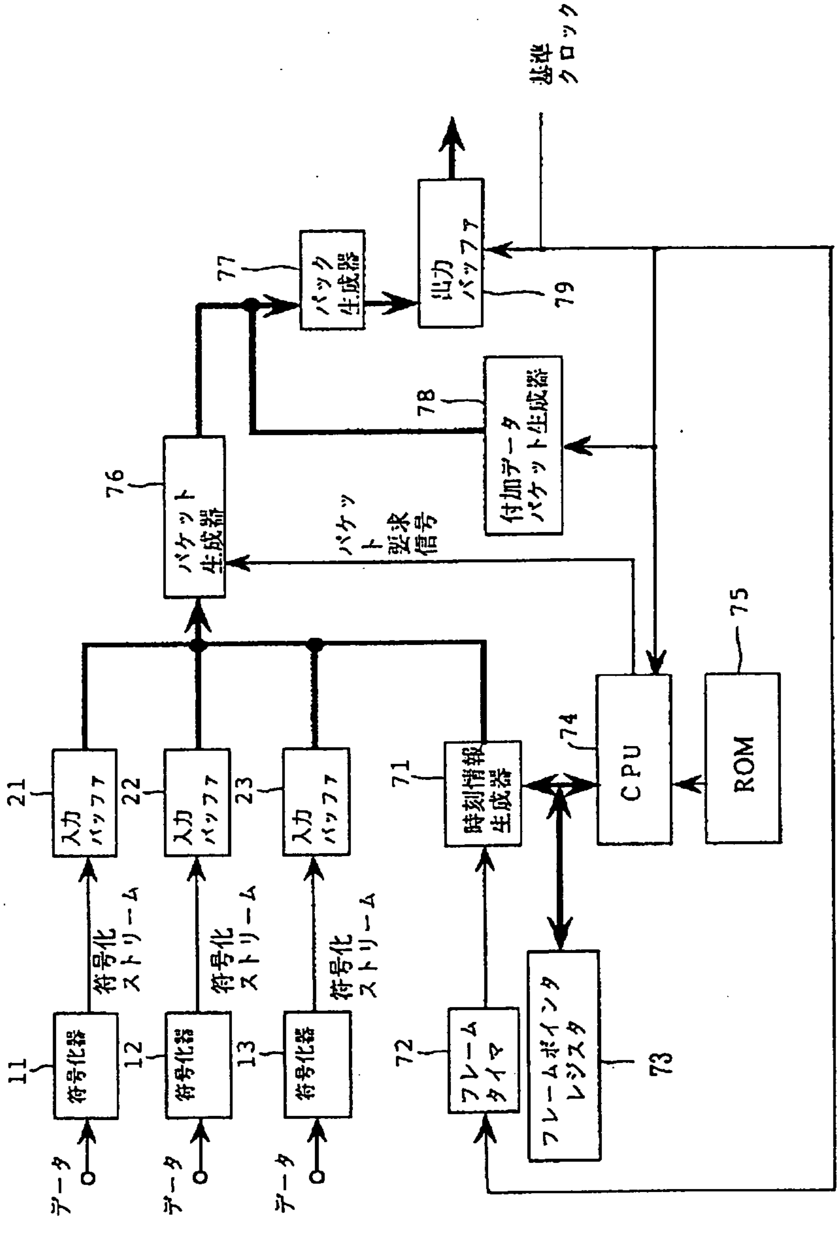
【符号の説明】

１１～１３　符号化器
２１～２３　入力バッファ
７１　時刻情報生成器
７２　フレームタイマ
７３　フレームポインタレジスタ
７４　ＣＰＵ（制御手段として動作するとともに、ＲＯＭ７５と共に優先度を設定する手段を構成する）
７５　ＲＯＭ
７６　パケット生成器（パック生成器、付加データパケット生成器と共に多重化手段を構成する）
７７　パック生成器
７８　付加データパケット生成器
７９　出力バッファ

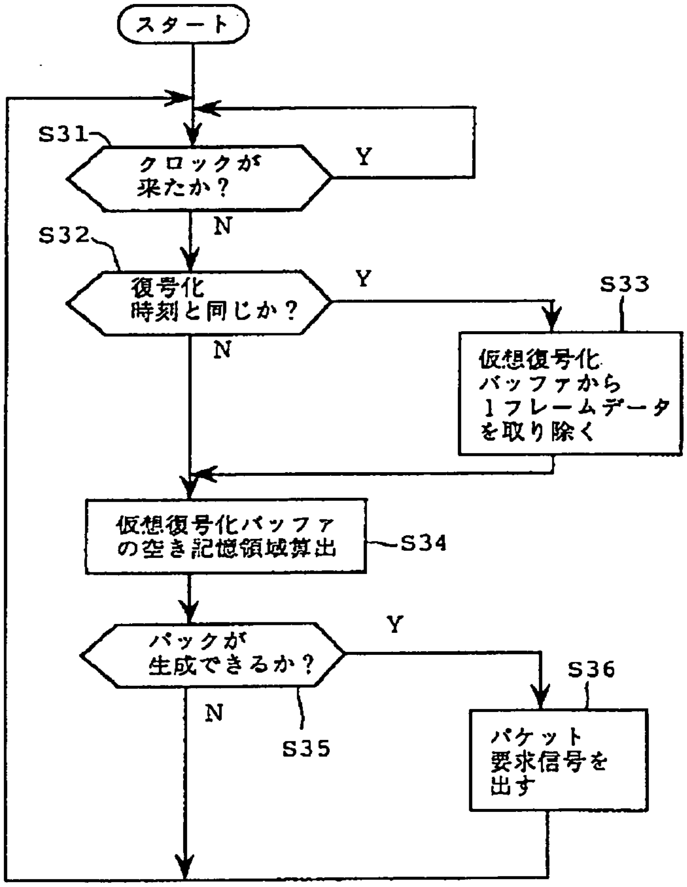
【図２】

フレーム番号	100	101	102	103	
復号化時刻	3003	6006	9009	12012	
入力バッファ内アドレス	120	1200	8600	9998	

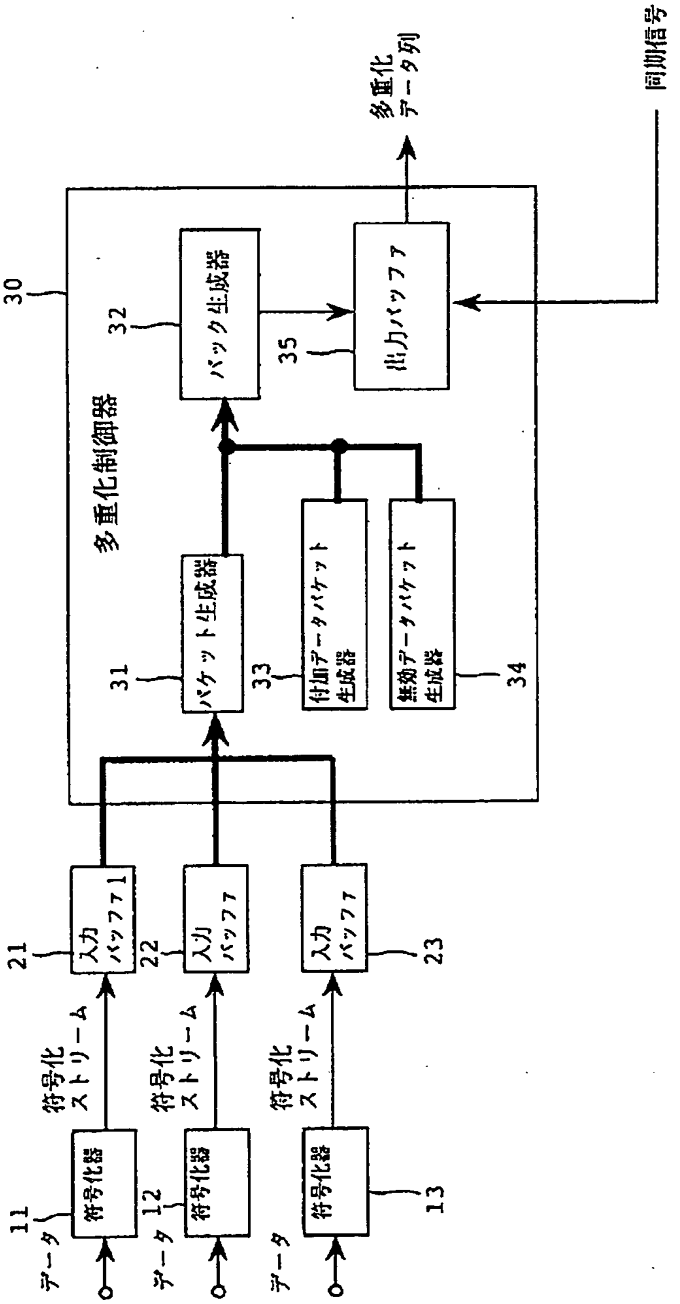
【図1】


データ
データ
データ
11
符号化器
12
符号化器
13
符号化器
符号化ストリーム
符号化ストリーム
符号化ストリーム
21
入力バッファ
22
入力バッファ
23
入力バッファ
71
時刻情報生成器
72
フレームタイマ
73
フレームポインタレジスタ
74
CPU
75
ROM
76
パケット生成部
パケット要求信号
77
パック生成器
78
付加データパケット生成器
79
出力バッファ
基準クロック

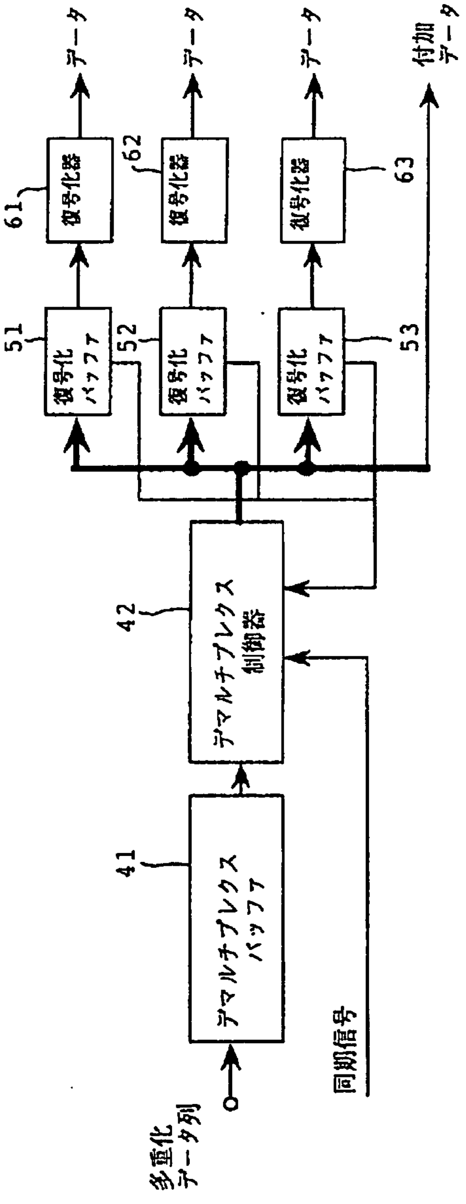
【図3】


スタート
S31
クロックが来たか？
Y
N
S32
復号化時刻と同じか？
Y
N
S33
仮想復号化バッファから１フレームデータを取り除く
仮想復号化バッファの空き記憶領域算出
S34
Y
パックが生成できるか？
N
S35
S36
パケット要求信号を出す

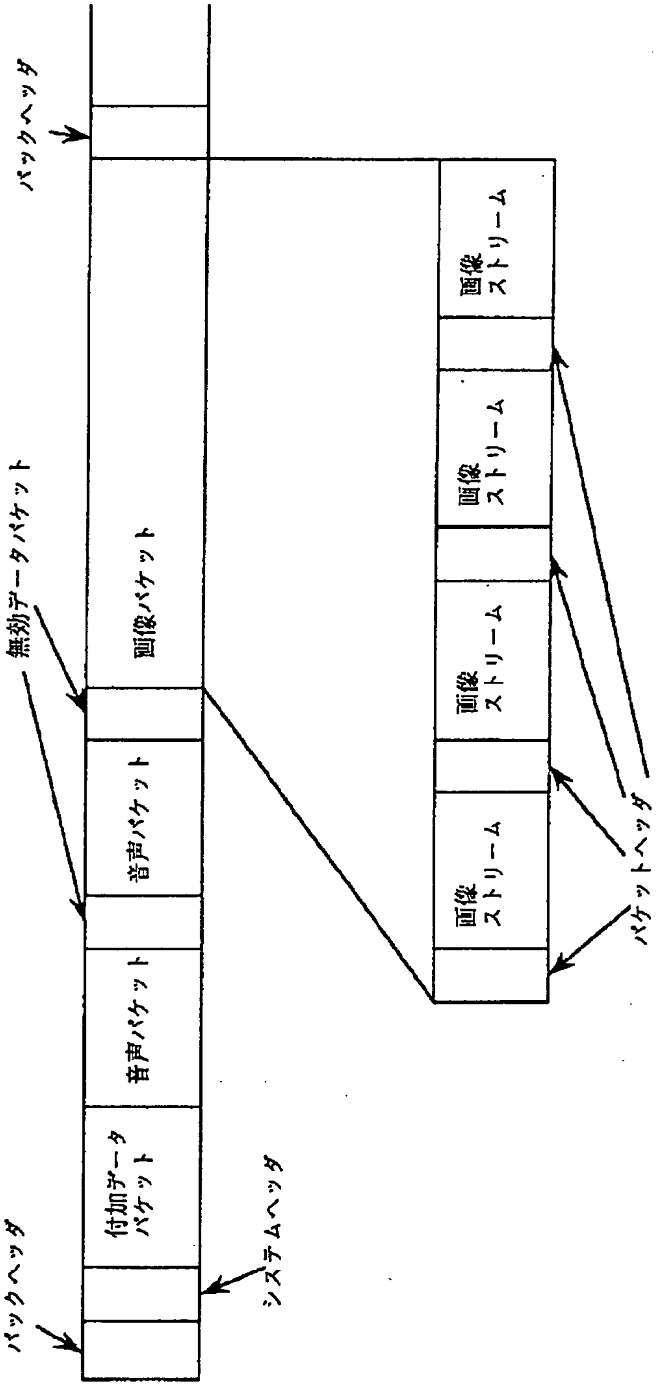
【図4】


データ
データ
データ
11
12
13
符号化器
符号化器
符号化器
符号化ストリーム
符号化ストリーム
符号化ストリーム
21
22
23
入力バッファ1
入力バッファ
入力バッファ
30
多重化制御器
31
パケット生成器
32
パック生成器
33
付加データパケット生成器
34
無効データパケット生成器
35
出力バッファ
多重化データ列
同期信号

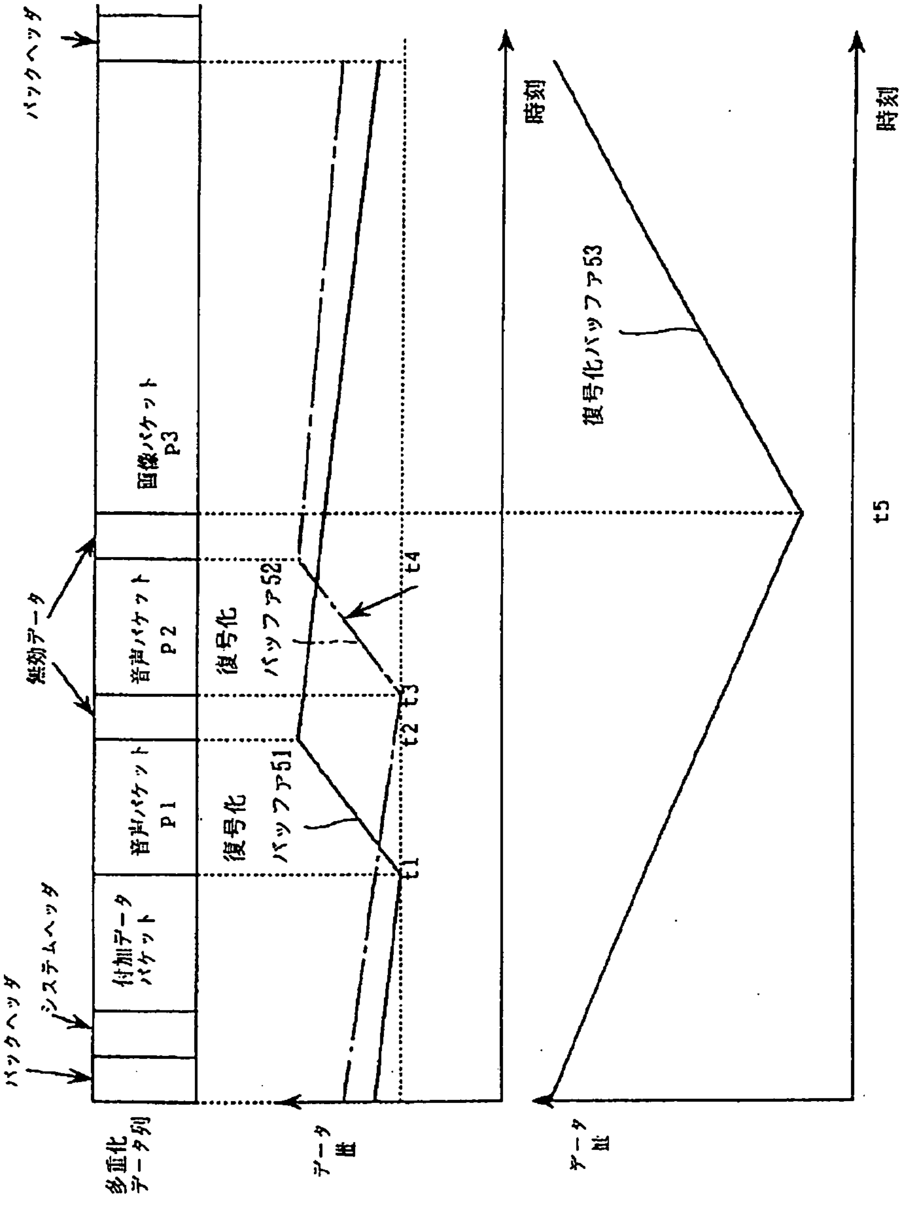
【図6】


多重化データ列
41
デマルチプレクスバッファ
42
デマルチプレクス制御器
同期信号
51
52
53
復号化バッファ
復号化バッファ
復号化バッファ
61
62
63
復号化器
復号化器
復号化器
データ
データ
データ
付加データ

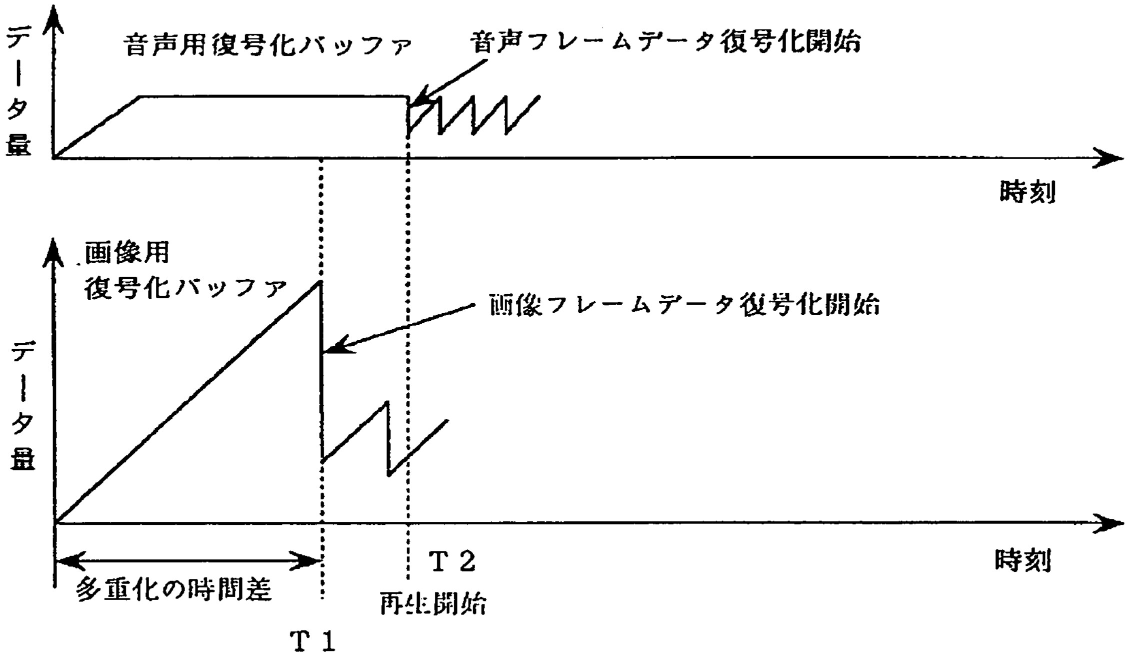
【図5】


パックヘッダ
システムヘッダ
付加データパケット
音声パケット
音声パケット
無効データパケット
画像パケット
パックヘッダ
画像ストリーム
画像ストリーム
画像ストリーム
画像ストリーム
パケットヘッダ

【図7】


多重化データ列
パックヘッダ
システムヘッダ
付加データパケット
音声パケット P1
無効データ
音声パケット P2
画像パケット P3
パックヘッダ
復号化バッファ51
復号化バッファ52
t1
t2
t3
t4
データ量
時刻
復号化バッファ53
t5
データ量
時刻

【図８】


データ量
音声用復号化バッファ
音声フレームデータ復号化開始
時刻
画像用
復号化バッファ
画像フレームデータ復号化開始
データ量
時刻
多重化の時間差
T２
再生開始
T１

Partial English Translation of
"Development of an MPEG-2 Video Encoder LSI
with a multiplexing function"
by N. Hayashi et al.

4. Video and audio multiplexing control

A control CPU and a μPD61050 packetize a video stream, an audio stream and a user data stream stored in SDRAM, and multiplex and output the same.

The configuration of packet and the order of multiplexing the packets are directed by the control CPU in a multiplexing command string for each packet. The multiplexing command is formatted to designate a reading region in SDRAM and the number of bytes to be read therefrom. Fig. 4 shows a simple configuration of PS. A normal packet is formed by attaching stream data to a header. In this case, a packet is formed by inputting a command that reads data of a header length from the header region within SDRAM, which is followed by a command that reads data of a designated number of bytes from a designated stream buffer within SDRAM. Fig. 5 shows an exemplary operation by the control CPU in outputting PS.

1998年11月20日（金）　映像情報メディア学会技術報告
ITE Technical Report Vol. 22. No. 65. PP. 49 ~54
CE 98-16 (Nov. 1998)

記事連番 0008

多重化支援機能内蔵 MPEG-2 ビデオエンコーダ LSI の開発

Development of an MPEG-2 Video Encoder LSI with a multiplexing function

林　直哉　民谷一郎　高野秀人　三木則之·　千葉幸男·
N.Hayashi　I.Tamitani　H.Takano　N.Miki　Y.Chiba

日本電気(株) ULSI システム開発研究所
·日本電気マイコンテクノロジー（株）

ULSI Systems Development Laboratories, NEC Corporation
·NEC Microcomputer Technology, Ltd

An MPEG-2 MP@ML video encoder LSI with a multiplexing function has been developed. This LSI concurrently performs video encoding and multiplexing of a resultant compressed video stream and a compressed audio stream with the help of a CPU. A Program Stream or a Transport Stream is produced by manipulating the multiplexing function with a command sequence generated by the CPU. The video encoder LSI is fabricated with a 0.25μm CMOS technology. Power dissipation is 0.9W.

1.はじめに

近年普及しつつある DVD（Digital Versatile Disc）やディジタル衛星放送では、MPEG-2 動画像符号化方式で圧縮された動画像と、MPEG-1 方式等で圧縮された音声をプログラムストリーム（PS）あるいはトランスポートストリーム（TS）形式で多重化して使用している。また最近開発された DVD-R/W、DVD-RAM や D-VHS は PS や TS を記録可能であり、これらの用途にあわせて、MPEG-2 ビデオエンコーダ LSI も発表されている[1][2][3][4][5][6]。

筆者らも先に1チップ MPEG-2 ビデオエンコーダ LSI を試作しており[7][8]、引き続いて、機能を強化し、0.25μm 製造プロセスで集積密度を上げた LSI　μPD61050 を開発した。本 LSI は、MPEG-2 リアルタイムビデオ符号化機能だけではなく、オーディオ圧縮データとの多重化支援ハードウエアを備えており、制御 CPU と組み合わせてビデオ圧縮とビデオ・オーディオ多重化をリアルタイムで実現できる。多重化手法としては、ポーリングベースのソフトウエアによる多重化手法[9]、制御 CPU による多重化手法[10]が報告されている。本 LSI では、多重化支援ハードウエアを制御 CPU のコマンドで操作する方式を採用し、ビデオ符号化と多重化を並行して実現可能にした。

本稿では、はじめに μPD61050 の特徴を説明し、次に制御 CPU の処理について述べた後、ビデオ符号化とビデオ・オーディオ多重化の実現方法について述べる。

2. μPD61050 の概要

本 LSI のブロック図とチップ写真をそれぞれ Figure 1、2 に、また LSI 諸元を Table 1 に示す。本 LSI は、チップサイズ 66.9mm^2、消費電力 0.9W(typical)で、以下の特徴を持っている。

(1)MPEG-2 MP@ML（M≦3）／SP@ML 及び MPEG-1（M≦3）ビデオ符号化のスライス層以下の処理をおこなう。

(2)原画像並べ替えバッファ、ローカルデコード画像バッファ、ビデオストリームバッファ、オーディオストリームバッファ、ヘッダバッファを外付けの 16Mbit シンクロナス DRAM（SDRAM）2個の中に設ける。

(3)PS／TS／ビデオエレメンタリストリームの符号出力形式に対応し、15Mbps までの符号出力が可能である。

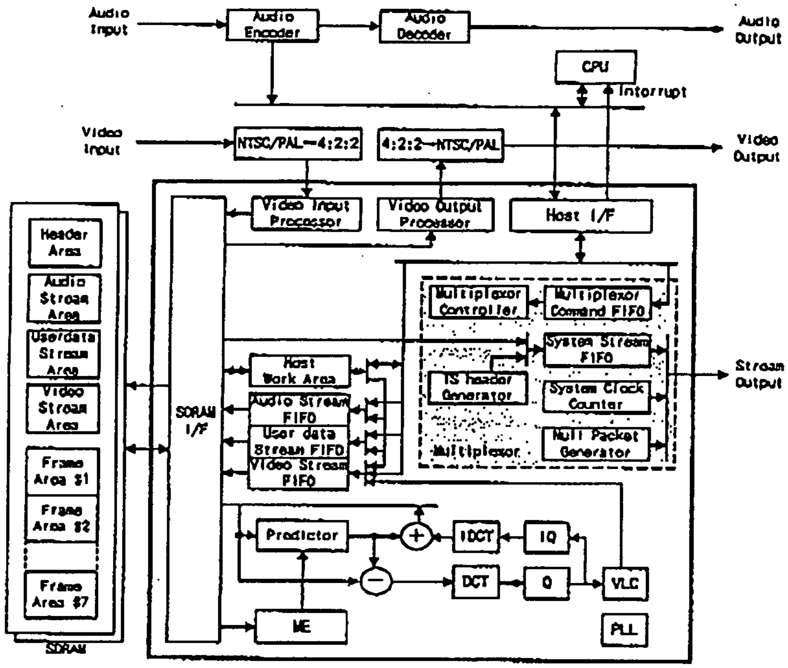


Figure 1: Block diagram of μ PD61050

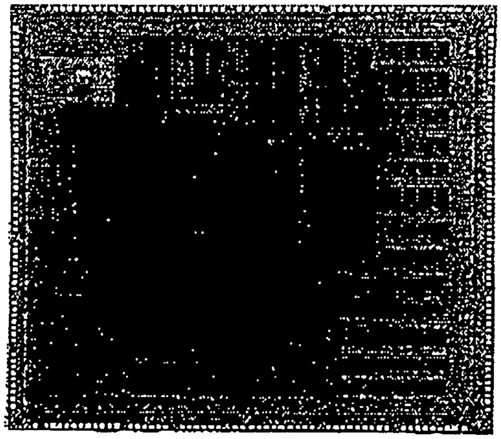


Figure 2: Chip micrograph

Table 1: Specifications

Technology	0.25 μ m CMOS 4-layer metal
Transistors	4.2M
Chip size	66.9mm²
Supply voltage	3.3V and 2.5V
Clock frequency	81MHz、54MHz、27MHz
Power disipation	0.9W(typical)
Package	208pin QFP
M	1,2,3
Picture structure	Frame and Field
Maximum motion estimation range	H:-96.0/+95.0[half pel] V:-32.0/+31.5[half pel] (P frame)
	H:-64.0/+63.0[half-pel] V:-32/0/+31.5[half-pel](B frame,far) H:-32.0/+31.0[half-pel] V:-32.0/+31.5[half-pel](B frame,near)

3.制御 CPU の処理

本 LSI は高い処理能力が必要なスライス層以下の処理をおこない、ピクチャ層の処理や符号量制御、オーディオ圧縮データ、ユーザーデータとの多重化制御は外部の制御 CPU がおこなう構成をとっている。制御 CPU を外部におくことにより、インサーキットエミュレータ等のプログラム開発環境を使用することが可能になり、柔軟な制御を要求される符号量制御、多重化制御ファームウエアを効率よく開発することができる。ファームウエア規模はC言語ソースで約 7.5k ライン、バイナリデータで約 70k バイトである。

制御 CPU は以下の処理をおこなう。

(1)ビデオ符号化制御（約 45k バイト）

- 入力ビデオフレーム、表示ビデオフレーム（原画像あるいはローカルデコード画像）及び符号化するピクチャの SDRAM 内格納領域の指定
- SDRAM 内ヘッダ領域に格納するピクチャヘッダや GOP ヘッダ等、ピクチャ層より上のヘッダの作成及び更新と、ピクチャ符号化完了時点でのこれらヘッダのビデオストリームへの挿入
- 符号化するピクチャのピクチャ符号化タイプ等、ピクチャ層の符号化パラメタを指定する内部レジスタの設定
- 符号量制御

(2)ビデオ・オーディオ多重化処理（約 7k バイト）

- オーディオ圧縮データ及びユーザデータの入力
- SDRAM 内ヘッダ領域に格納する PES ヘッダや Pack ヘッダ(PS)、アダプテーションフィールド(TS)等の作成及び更新
- パケット多重化順序、パケット構成の決定及びそれを実現する多重化コマンド列の作成及び書き込み

制御 CPU の処理は、本 LSI からの割り込み通知により起動される。以下のような割り込みがあり、それぞれ特定の割り込み処理ルーチンが起動される。

- 入力フィールド同期割り込み(vsynci INT)
- 表示フィールド同期割り込み(vsynco INT)
- ピクチャ符号化開始割り込み(psync INT)
- MB ライン符号化完了割り込み(MBline end INT)
- 多重化コマンド終了通知割り込み(pkt INT)

なお、リアルタイム処理のための処理時間制限に余裕がある処理、たとえば次に符号化するピクチャのピクチャヘッダ作成は、割り込み処理ではなくメインルーチン内で処理する。処理のタイミングを Figure 3 に示す。

入力フィールド同期割り込み、表示フィールド同期割り込み毎に、制御 CPU は SDRAM 内格納領域を指定する内部レジスタを更新する。またピクチャ符号化開始割り込みでは、符号化するピクチャが格納されている SDRAM 内格納領域を更新し、ピクチャ符号化タイプ等を指定する内部レジスタを設定する。SDRAM 内格納領域の指定は、別の処理をおこなっていて処理が遅れる場合があることを考慮し、1 フィールド／1 ピクチャ先の設定としている。

符号量制御における量子化スケールの更新は、制御 CPU の処理時間を十分確保するため、水平方向 MB 1 列分である MB ライン単位におこなう。μPD61050 での 1MB ラインの処理時間は約 1ms であり、制御 CPU としては十分な処理時間となる。LSI 内部では、MB ライン単位で設定された量子化スケールを MB の AC パワーをもとに適応的に調整して MB 単位の量子化制御をおこなっている。またピクチャ符号化完了時には、複雑度更新や仮想バッファ BOC 計算等をおこなう。固定レート符号化（CBR）と可変レート符号化（VBR）に対応したファームウエアを開発している。さらに、低レートでの画質向上のため、フェードイン・フェードアウト画像に対応した符号量制御手法も開発した[11]。

4.ビデオ・オーディオ多重化制御

制御 CPU とμPD61050 は SDRAM に格納しているビデオストリーム、オーディオストリーム、ユーザーデータストリームをパケット化し、それらを多重して出力する。

パケットの構成及びパケット多重化順序は、パケット毎に制御 CPU から多重化コマンド列で指示する。多重化コマンドは、SDRAM の読み出し領域とそこから読み出すバイト数を指定するフォーマットになっている。簡単な PS の構成を Figure 4 に示す。通常のパケットは、ヘッダの後にストリームデータを付加して構成する。この場合、SDRAM 内ヘッダ領域からヘッダ長分のデータを読み出すコマンドに続けて、SDRAM 内指定ストリームバッファから指定バイト数のデータを読み出すコマンドを入力してパケットを構成する。PS 出力時の制御 CPU の処理例を Figure 5 に示す。

制御 CPU は、PES ヘッダ、Pack ヘッダ(PS)、アダプテーションフィールド(TS)、その他のテーブルデータ等、システムストリームに挿入するヘッダやテーブルを作成し、エンコード開始前に SDRAM のヘッダ領域へ書き込んでおく。Presentation Tim Stamp(PTS)や Decoding Time Stamp(DTS)のように更新する必要があるフィールドは、あらかじめ制御 CPU が更新して SDRAM に書き戻しておく。

制御 CPU は、本 LSI の多重化コマンド FIFO に多重化コマンドを逐次書き込む。多重化制御部は順にこれらを読み出して解釈し、SDRAM の指定された領域からヘッダ／ストリームを読み出して、それらをシステム符号 FIFO に格納する。なお、TS 出力の場合には、184 バイト毎に 4 バイトのトランスポートヘッダを挿入してシステム符号 FIFO に書き込む。またシステム符号 FIFO 出力側にはシステムクロックカウンタあり、Program Clock Reference (PCR) パケットやアダプテーションフィールド中の PCR フィールドと、Pack ヘッダ中の System Clock

Reference(SCR)フィールドを実時刻の値で置き換えて出力することもできる。さらにTS出力では、システム符号FIFOが空の時の符号出力要求に、Nullパケット出力で対応できるよう、Nullパケット生成回路も備えている。

15Mbpsの出力レートで、1回の多重化コマンド終了割り込みにつき2kバイト分のパケットを生成する場合、多重化コマンド終了割り込み間隔は、平均約1.1msとなる。

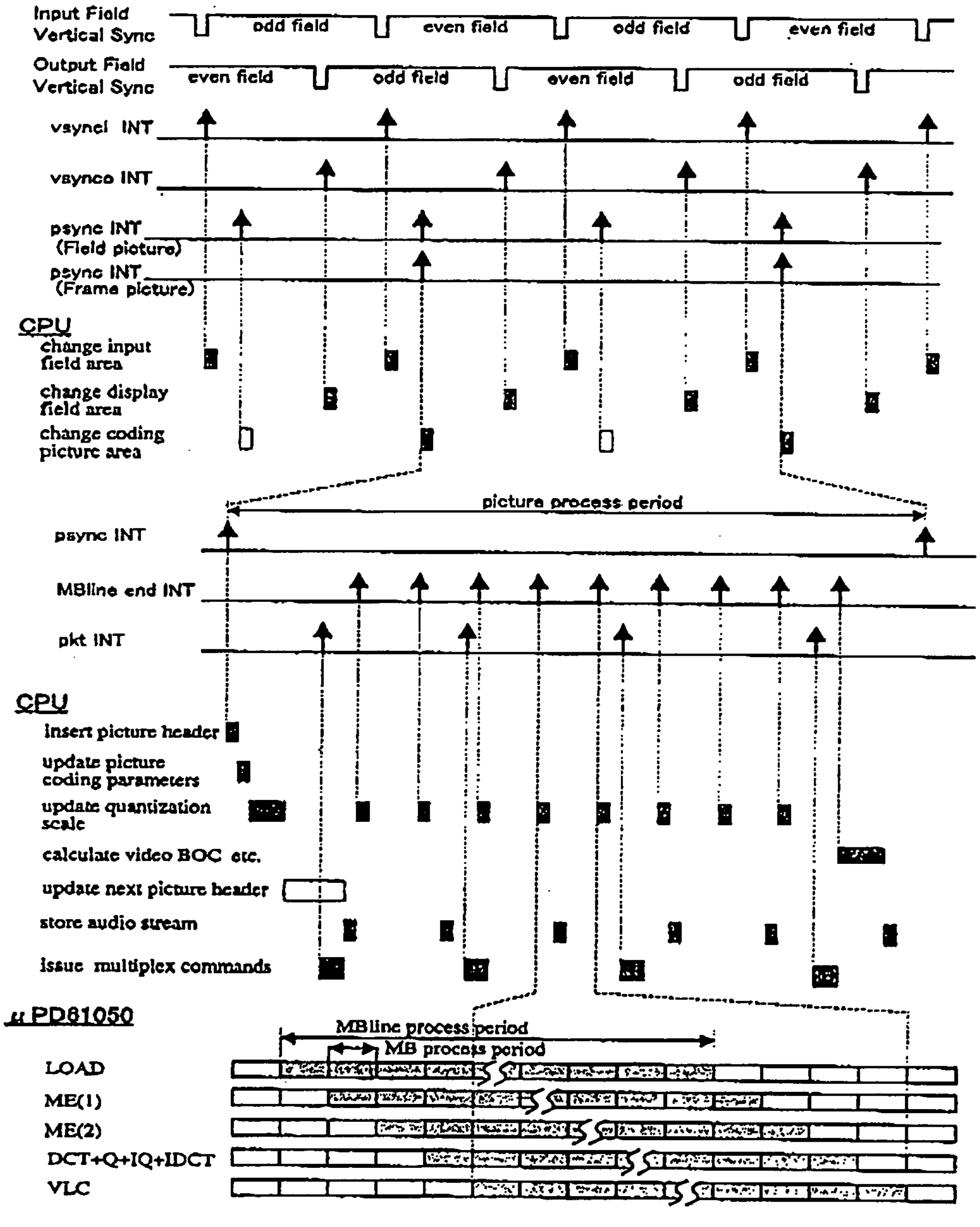


Figure 3: Encoding operation

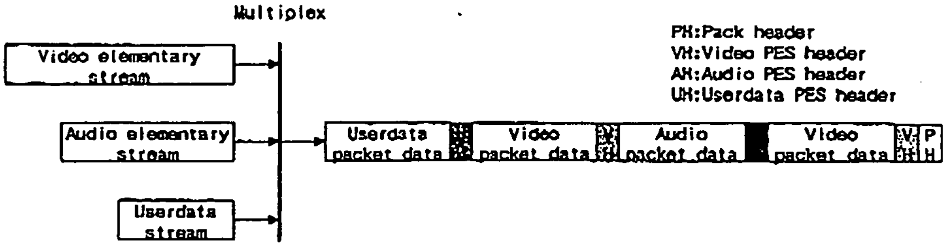


Figure 4: Program Stream structure

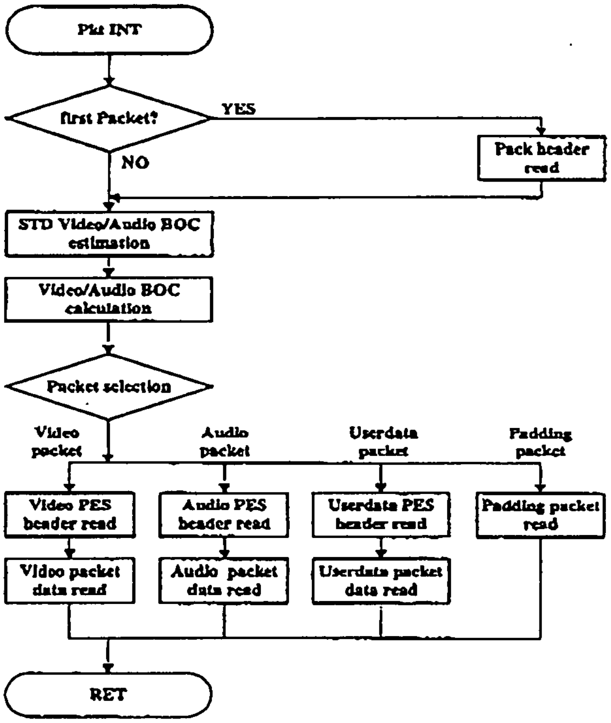


Figure 5: Multiplexing flowchart for PS

5.評価結果

本 LSI と 33MHz の制御 CPU（NEC 製 V853: μPD703003）及び MPEG-1 オーディオエンコーダを組み合わせた PC 用エンコーダカード（Figure 6）を試作し、リアルタイムにビデオ・オーディオ符号化及び多重化ができることを確認した。性能上の制約となるのは、ピクチャ符号化完了後におこなう複雑度更新や仮想バッファ BOC 計算等の符号量制御処理と多重化コマンド作成が重なった場合である（Figure 3 の A と B)。これらはそれぞれ 300μs、80μs かかるが、15Mbps のレートでビデオを符号化しながら、384kbps のオーディオストリームと多重化し、PS/TS を出力できることを確認した。

6.結論

MPEG-2 画像符号化の主要な機能と多重化支援機能を 1 チップに集積した LSI μPD61050 を開発した。本 LSI と制御 CPU 及びオーディオエンコーダにより、リアルタイムの MPEG-2 ビデオ符号化と、ビデオ・オーディオ多重化を実現できた。ビデオ・

オーディオの圧縮から PS/TS 生成までを1枚のカードで実現することにより、低コストの民生用アプリケーションへの応用が可能になった。

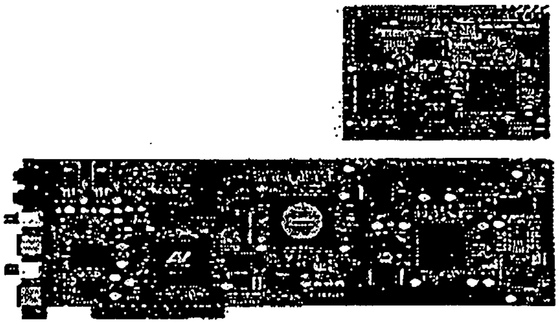


Figure 6: Encoder card

謝辞

日頃ご指導いただく ULSI システム開発研究所第二システム開発部田辺部長、システムマイクロ事業部第一設計部新津部長、本 LSI の設計ならびに符号量制御ファームウエアを開発して頂いた C&C メディア研究所大井主任研究員、横山主任、本 LSI のビデオ入出力部の設計ならびにシステム評価をしていただいた C&C LSI 開発本部第四回路技術部大西主任をはじめ、本 LSI 開発プロジェクトの多くの方々に深謝いたします。

参考文献

[1]宮越、他、"128GOPS の動きベクトル検出器とマルチタスク RISC コントローラを内蔵した 100mm2、0.95W、1チップ MPEG2 MP@ML ビデオエンコーダ"、信学技法、ICD98-5、1998年4月

[2]小倉、他、"広いサーチ範囲に動き検出回路及び 81 MPOS コントローラを内蔵した 1.2W シングルチップ MPEG2 MP@ML ビデオエンコーダ LSI"、信学技法、ICD98-8、1998年4月

[3]大塚、他、"1チップ MPEG2 ビデオエンコーダ LSI の開発とシステム展開"、信学技法、ICD98-50、1998年6月

[4]山影、他、"1チップ MPEG2 MP@ML エンコーダ LSI の開発"、信学技法、ICD98-51、1998年6月

[5]近藤、他、"HDTV への拡張が可能な MPEG2 映像符号化 LSI"、信学技法、ICD98-117、1998年8月

[6]C-Cube Microsystems、"DV* Architecture," http:www.c-cube.com

[7]Mizuno et al. "A 1.5W Single-chip MPEG2 MP@ML Encoder with Low Power Motion Estimation and Clocking," Digest of Technical Papers, ISSCC'97

[8]Ooi et al, "An MPEG2 Encoder Architecture Based on a Single-Chip Dedicated LSI with a Control MPU," Proceedings of ICASSP'97

[9]長沼、他、"MPEG2 システム多重／分離 LSI のアーキテクチャーハードウエア／ソフトウエア構成法ー", 信学技報 ICD96-135、1996年10月

[10]江尻、他、"PS/TS に対応した MPEG-2 システムレイヤの開発", 1995 信学会・システムソサイエティ大会 D-126

[11]横山、他、"MPEG-2 におけるフェード画像符号化時の符号割り当て方式"、1998 画像符号化シンポジウム、1998年10月

林　直毅(nhayashi @lsi.nec.co.jp)
民谷一郎(tamitani @lsi.nec.co.jp)
高野秀人(hideto @lsi.nec.co.jp)
日本電気（株）ULSI システム開発研究所
川崎市中原区下沼部 1753
TEL:044-435-1626　FAX:044-435-1866
三木則之(n-miki @nmit.tmg.nec.co.jp)
千葉由男(y-chiba @nmit.tmg.nec.co.jp)
日本電気マイコンテクノロジー（株）
川崎市幸区塚越 3-484
TEL:044-548-7921　FAX:044-548-7929